



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **62256516 A**(43) Date of publication of application: **09.11.87**(51) Int. Cl. **H03H 17/06**(21) Application number: **61099671**(22) Date of filing: **30.04.86**(71) Applicant: **MATSUSHITA GRAPHIC COMMUN  
SYST INC**(72) Inventor: **SATO SHINICHI  
TOGASHI MITSUO**(54) **FILTER DEVICE FOR BASE BAND  
TRANSMISSION**

decreased.

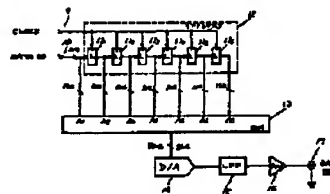
COPYRIGHT: (C)1987,JPO&amp;Japio

## (57) Abstract:

**PURPOSE:** To realize a complicated amplitude characteristic while the change in a filter characteristic with respect to the temperature change is less and the phase characteristic is linear by using a digital filter having one bit input and plural-bit outputs and constituting the digital filter by a shift register and a ROM.

**CONSTITUTION:** When a 1-bit digital signal  $D_{in}$  synchronously with a clock signal CK is inputted to a shift register 12, the register is shifted synchronously with the clock signal by using latches  $11_1 \sim 11_6$  shown in signals  $A_1 \sim A_7$ . Then the operation of equation 1 is executed by the method of a table lookup memory in a ROM 13. An 8-bit digital signal  $D_{1 \sim 8}$  from the ROM 13 is converted into an analog signal by a D/A converter 14. The harmonics included in the signal are cut off by an LPF 15 and the result is outputted to a terminal 17 via an Amp 16. Thus, the phase is linear, the complicated amplitude characteristic is realized, the effect of temperature is not given and the circuit scale is

$$D_{1 \sim 8} = \sum_{n=1}^8 A_n \times C_n \quad (1)$$



## ⑫ 公開特許公報(A)

昭62-256516

⑮ Int. Cl.

H 03 H 17/06

識別記号

庁内整理番号

7530-5J

⑬ 公開 昭和62年(1987)11月9日

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 ベースバンド伝送用フィルタ装置

⑯ 特 願 昭61-99671

⑰ 出 願 昭61(1986)4月30日

⑱ 発 明 者 佐 藤 真 一 東京都目黒区下目黒2丁目3番8号 松下電送株式会社内  
⑲ 発 明 者 富 樫 光 夫 東京都目黒区下目黒2丁目3番8号 松下電送株式会社内  
⑳ 出 願 人 松下電送株式会社 東京都目黒区下目黒2丁目3番8号  
㉑ 代 理 人 弁理士 中尾 敏男 外1名

## 明 細 書

## 1. 発明の名称

ベースバンド伝送用フィルタ装置

## 2. 特許請求の範囲

1ビットのディジタル信号を順次シフトして所定のタップ数の信号を出力するシフトレジスタと、前記シフトレジスタからの出力信号をそれぞれ所定のタップ係数により演算して所定のビット数のディジタル信号を算出するリードオンリメモリと、前記リードオンリメモリからのディジタル信号をアナログ信号に変換するD/A変換器とを有するベースバンド伝送用フィルタ装置。

## 3. 発明の詳細な説明

産業上の利用分野

本発明は、ディジタル信号多重放送等に用いられるベースバンド信号のスペクトル整形用フィルタ装置に関する。

従来の技術

従来のこの種の装置は、第4図に示すようにディジタル信号入力端子1と、D/A変換器2と、

アナログフィルタ3と、ラインドライバアンプ4と、信号出力端子5により構成され、誤り訂正検出符号化された1ビットのディジタル信号がディジタル信号入力端子1から入力すると、D/A変換器2で伝送路の信号電圧レベルの方形波信号に変換し、その方形波信号をアナログフィルタ3を通してスペクトル整形し、ラインドライバアンプ4を介して信号出力端子5より出力していた。

アナログフィルタ3は、抵抗、コンデンサ、コイルなどの受動部品とオペアンプを組み合わせたアクティブ型フィルタもしくは、受動部品のみを組み合わせたパッシブ型フィルタが用いられ、符号間干渉を補償する目的ではコサインロールオフ型の振幅特性を持たせることが多かった。(例えば、テレビジョン学会誌Vol.39, No.9(1985)P822~825, 日本放送協会編「放送方式」P214~219)。

発明が解決しようとする問題点

しかし、従来の構成によれば、アナログフィルタに用いられる受動素子パラメータの温度変動に

よりフィルタ特性が変化したり、複雑な振幅特性のフィルタを実現することが困難であり、また位相特性が線形のフィルタを実現することが困難であるという問題点がある。

上述の問題は、アナログフィルタの欠点と同様に、フィルタをアナログ素子で構成するために発生する。この問題点は、アナログ素子のフィルタ装置を恒温槽の中に配置し、かつ振幅特性、位相特性については適応型の等化器を用いることにより解決することができるが、この場合には装置が大規模になり、また調整が極めて複雑になるという新たな問題が発生する。

次にフィルタ部を通常の  $n$  ビット入力、 $n$  ビット出力デジタルフィルタで構成した場合、温度変化による特性変化の問題と、位相特性を線形にする問題は解決することができるが、複雑な振幅特性を実現するためには多くのタップ数が必要であり、回路規模が大きくなり、又積和回路を中心とする複雑な信号処理が必要になるといった新たな問題が発生する。

力することが可能となり（例えば  $512K \text{ bit}$  ( $64K \times 8 \text{ bit}$ ) の ROM を用いれば 16 タップのデータを同時に入力することができる。）、したがってデジタルフィルタの構成に必要な各タップデータとタップ係数の乗算を行う乗算器と、その結果の総和を求める加算器の機能をテーブルlookupアップの手法で ROM により行わせることができる。

また、本発明によれば位相が線形であり、複雑な振幅特性が実現でき、温度変化にの影響を受けず、かつ回路規模を小さくすることができる。

#### 実施例

以下、図面を参照して本発明の実施例を説明する。第 1 図は本発明に係るベースバンド伝送用フィルタ装置の一実施例を示すブロック図であり、タップ数  $t$  が 7 個の場合を示す。

第 1 図において、9 はクロック信号 CK の入力端子、10 は 1 ビットのデジタル信号 Din の入力端子、 $11_1, 11_2, \dots, 11_t$  はクロック信号 CK 及び 1 ビットのデジタル信号 Din が入力する

本発明は、上述の問題点に鑑み、温度変化に対するフィルタ特性の変化が無く、位相特性が線形であり、複雑な振幅特性を実現することができ、かつ回路規模が小さいベースバンド伝送用フィルタ装置を提供することを目的とする。

#### 問題点を解決するための手段

本発明は上記問題点を解決するため、ベースバンド伝送用ではデジタル入力が 1 ビットであることに着目し、1 ビットの入力信号を順次シフトして所定のタップ数の信号を出力するシフトレジスタと、シフトレジスタの出力信号をそれぞれ所定のタップ係数により演算して所定のビット数の信号を算出するリードオンリメモリを備えたデジタルフィルタの構成としたことを特徴とする。

#### 作用

本発明は上述の構成によって、デジタルフィルタの入力が 1 ビットであるために、遅延回路部であるシフトレジスタにより各タップデータのビット数が 1 ビットとなり、全タップデータを同時にリードオンリメモリ (ROM) のアドレスへ入

6 ( $t-1$ ) 個のラッチ、12 はラッチ  $11_1 \sim 11_t$  により構成されて信号 Din を順次シフトする遅延回路を構成するシフトレジスタ、13 はアドレス信号  $A_1 \sim A_7$  として入力したデジタル信号 Din 及びラッチ  $11_1 \sim 11_t$  の出力 (タップデータ) にそれぞれタップ係数  $C_1 \sim C_7$  を乗算し、その総和を算出して 8 ビットのデジタル信号を出力するリードオンリメモリ (ROM) である。尚、タップ係数  $C_1 \sim C_7$  は所望のフィルタ特性に応じて予め選択される。

また、14 は ROM 13 からの 8 ビットのデジタル信号をアナログ信号に変換する D/A 変換器、15 は D/A 変換器 14 の出力信号に含まれる高調波成分をカットするローパスフィルタ (LPF)、16 は出力インピーダンスを低くするためのラインドライバアンプ (Amp)、17 はデータ信号入力端子である。

次に上記構成に係る実施例に動作を第 2 図及び第 3 図を参照して説明する。

第 2 図に示すように、クロック信号 CK に同期

した1ビットのデジタル信号  $D_{in}$  がシフトレジスタ 12 に入力すると、信号  $A_1 \sim A_7$  に示すようにラッチ 11<sub>1</sub>~11<sub>6</sub> によりクロック信号に同期してシフトされる。次に、ROM 13 ではテーブルックアップメモリの手法により式

$$D_{1 \sim 8} = \sum_{n=1}^7 A_n \times C_n$$

の演算が実行される。

ROM 13 からの8ビットのデジタル信号  $D_{1 \sim 8}$  は D/A 変換器 14 により、第2図に示すようなアナログ信号  $D/A_{out}$  に変換される。ここで、この信号  $D/A_{out}$  には第3図下段に示すように、信号  $a$  のほかにデジタルフィルタのクロック周波数  $f_c$  の整数倍に相当する周波数の両サイドに広がる高調波成分  $b$  が存在する。したがって、この高調波成分  $b$  が第3図上段に示す振幅特性  $c$  を有する LPF 15 によりカットされて第2図に示すような信号  $DATA_{out}$  に整形され、Amp 16 を介して端子 17 に出力される。

以下、本発明の一実施例を説明したが、本発明

13… リードオンリメモリ、14… D/A 変換器。

代理人の氏名 弁理士 中 尾 敏 男 ほか1名

は上記実施例に限定されるものでなく、例えばフィルタのタップ数は所望のフィルタ特性によって増減することができ、また ROM 13 の入出力ビット数及び D/A 変換器 14 の入力ビット数は、出力信号の精度により任意選択することができる。

#### 発明の効果

以上の説明から明らかなように、本発明は1ビット入力、複数ビット出力のデジタルフィルタとし、そのデジタルフィルタをシフトレジスタと ROM で構成することにより、温度変化により、フィルタ特性の変化が無く、位相特性が線形であり、また複雑な振幅特性を実現することができ、さらに回路規模が小さくすることができるという効果を有するものである。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例を示すベースバンド伝送用フィルタ装置のブロック図、第2図は第1図の要部信号波形図、第3図は第1図の要部周波数特性図、第4図は従来例のブロック図である。

11<sub>1</sub>~11<sub>6</sub>… ラッチ、12… シフトレジスタ、

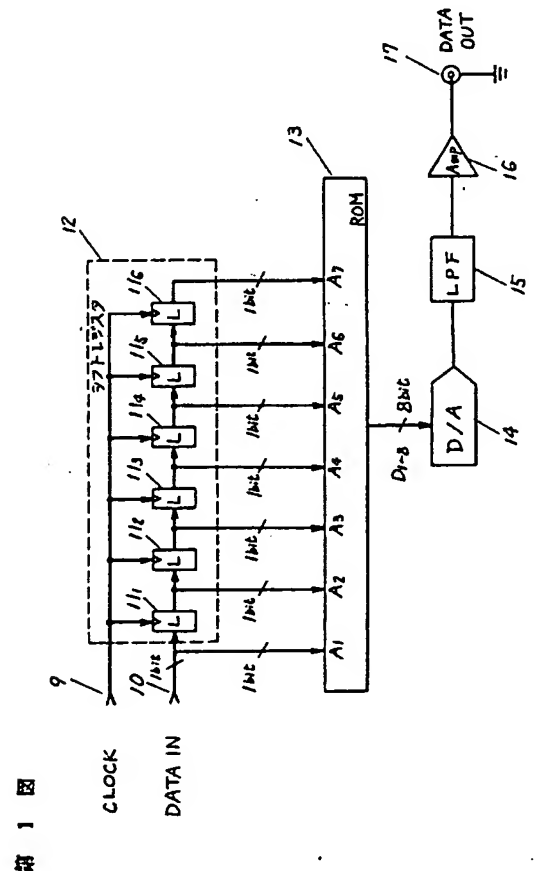
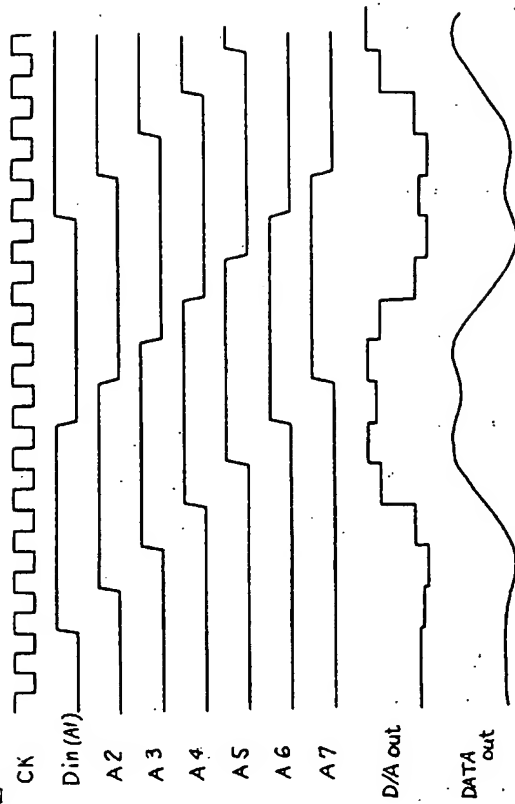
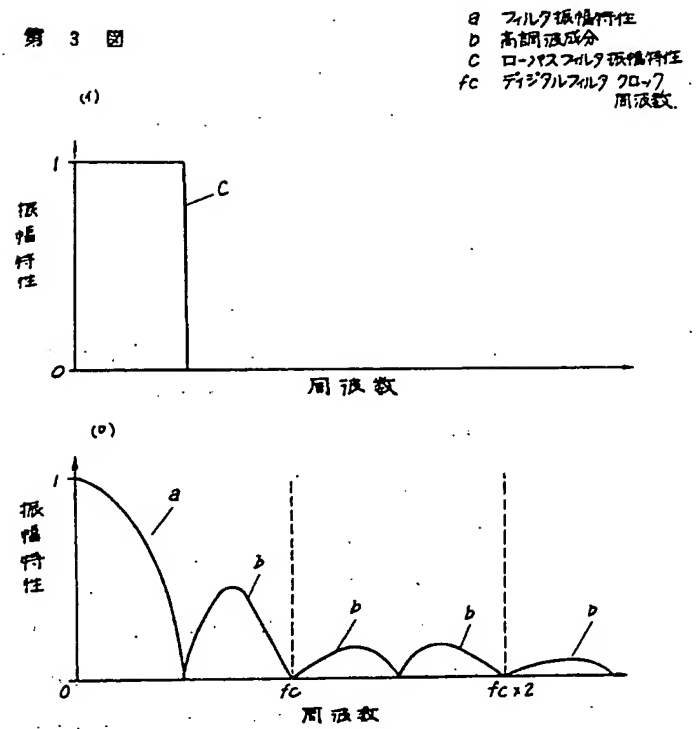


図 1

第 2 図



第 3 図



第 4 図

